

Rappel du Cours 1: Logique combinatoire

Leçon 02: Unité arithmétique et logique

I- Architecture d'une UAL:

1) Présentation:

L'UAL (Unité d'Arithmétique et de Logique (notée UAL ou en anglais ALU pour Arithmetical and Logical Unit)) est l'élément de base d'un microprocesseur. Comme son nom l'indique, son rôle est la réalisation d'opérations arithmétiques (additions, soustractions...), logiques (OR, AND, NOR...), mais aussi de décalage, et de transfert.

Les UAL élémentaires calculent sur des nombres entiers, et peuvent effectuer les opérations communes, que l'on peut séparer en quatre groupes :

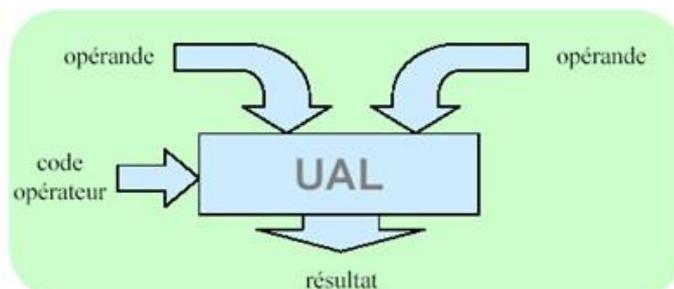
- ❖ Les opérations arithmétiques : addition, soustraction, changement de signe etc.,
- ❖ les opérations logiques : compléments à un, à deux, ET, OU, OU-exclusif, NON, NON-ET etc.,
- ❖ les comparaisons : test d'égalité, supérieur, inférieur, et leurs équivalents « ou égal »,
- ❖ éventuellement des décalages et rotations (mais parfois ces opérations sont externalisées).

2) Constitution:

Sous sa forme la plus simple, elle possède une entrée reliée au bus de données du microprocesseur, une autre reliée à un registre interne, et une sortie reliée au même registre et au bus de données. Elle possède également un bus destiné à la sélection des opérations à réaliser.

Le cycle pour la réalisation d'une opération est le suivant :

- Présentation d'une donnée sur la première entrée.
- Sélection de l'opération de chargement dans le registre interne. La donnée est ainsi véhiculée vers la sortie de l'UAL, chargée dans le registre, et présentée sur la seconde entrée.
- Présentation d'une nouvelle donnée sur la première entrée.
- Sélection de l'opération à réaliser.
- Récupération du résultat en sortie de l'UAL et sur le bus de données du microprocesseur.



Les n entrées de sélection ou de commande permettent de sélectionner une opération parmi 2^n .

L'UAL est composée de deux blocs:

L'unité Logique (UL) qui permet d'effectuer les opérations logiques sur deux nombres de n bits placés en entrées. Ces opérations sont effectuées bit à bit.

L'unité Arithmétique (UA), qui permet d'effectuer des opérations arithmétiques, telles que l'addition et la soustraction sur deux nombres de n bits placés en entrées.

II- Réalisation des UALs:

Principe:

UAL : Unité Arithmétique et logique

- ⇒ effectue les opérations de bases (arithmétiques et logiques);
- ⇒ un code d'entrée détermine la partie du circuit qui va effectuer les opérations.

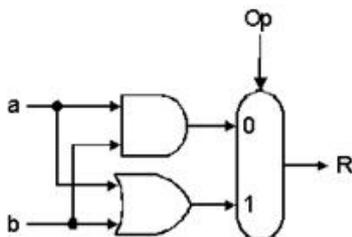
UL 1 bit : opération ET et OU

En fonction d'un signal Op le circuit calcule a ET b ou bien a OU b

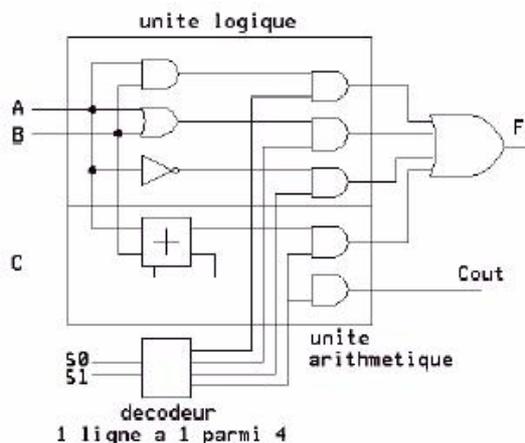
Op	S
0	a et b
1	a ou b

$$S = a.b.\overline{Op} + (a + b).Op$$

$$S = x.\overline{Op} + y.Op \Rightarrow \text{multiplexeur}$$



UAL 1 bit

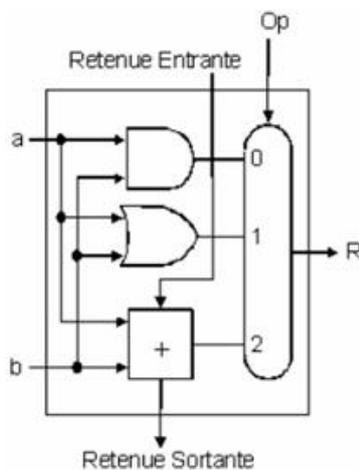


S_1	S_0	F	C_{out}
0	0	$A.B$	0
0	1	$A + B$	0
1	0	\overline{A}	0
1	1	$A \oplus B \oplus C$	$A.B + C(A \oplus B)$

UAL 2 bits: opération ET / OU / +

On ajoute un additionneur

Op ₁	Op ₀	S
0	0	a et b
0	1	a ou b
1	0	a + b
1	1	libre

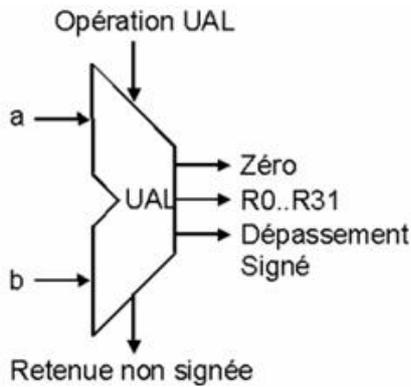
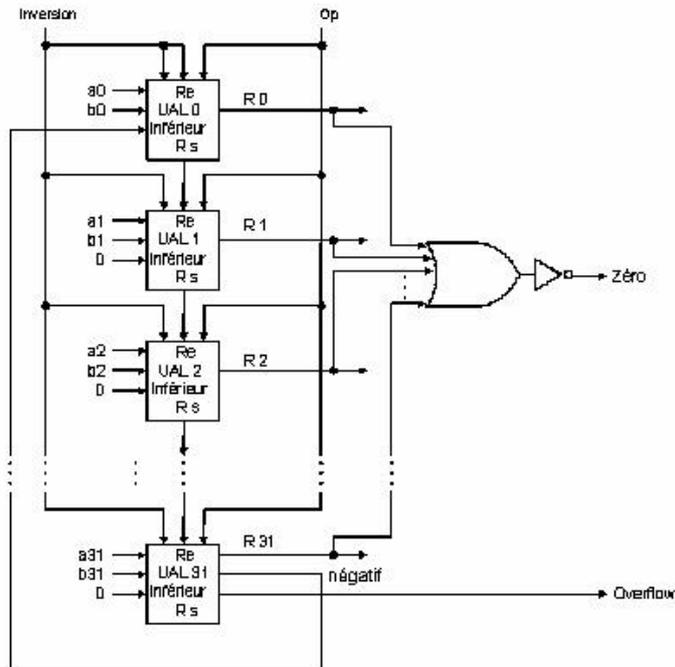


UAL n bits

Une UAL n bits est constituée de n tranches d'UAL 1 bit interconnectées.

- ◆ La tranche d'indice i reçoit en entrée:
 - les bits a_i, b_i des mots d'entrée;
 - un bit c_i jouant le rôle de retenue entrante et provenant de la tranche précédente;
 - les bits du mot de commande.
- ◆ Elle délivre:
 - un bit résultat;
 - une retenue sortante.

Traitement de données codées sur n bits



Mot de commande:

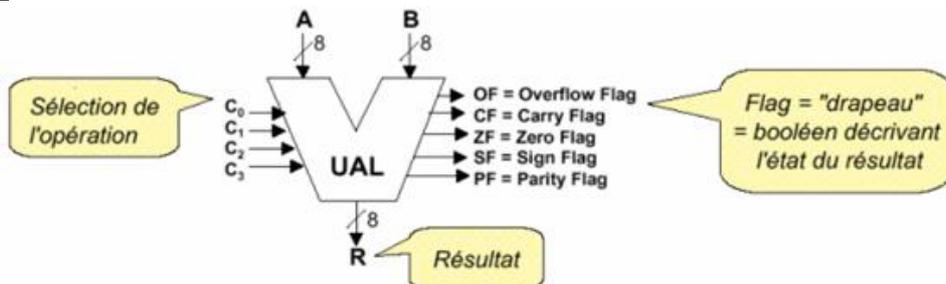
Un mot de commande de n bits permet de choisir parmi au maximum 2^n opérations.

Parmi les bits du mot de commande, on trouve:

- ❖ un bit M permettant de choisir le mode logique ou arithmétique
- ❖ le bit C_0 jouant le rôle de retenue entrante pour le premier étage (il vaut en particulier 1 pour la complément à 2 ou la soustraction).

UAL : autre représentation

UAL 8 bits



III- L'UAL en circuits spécialisés:

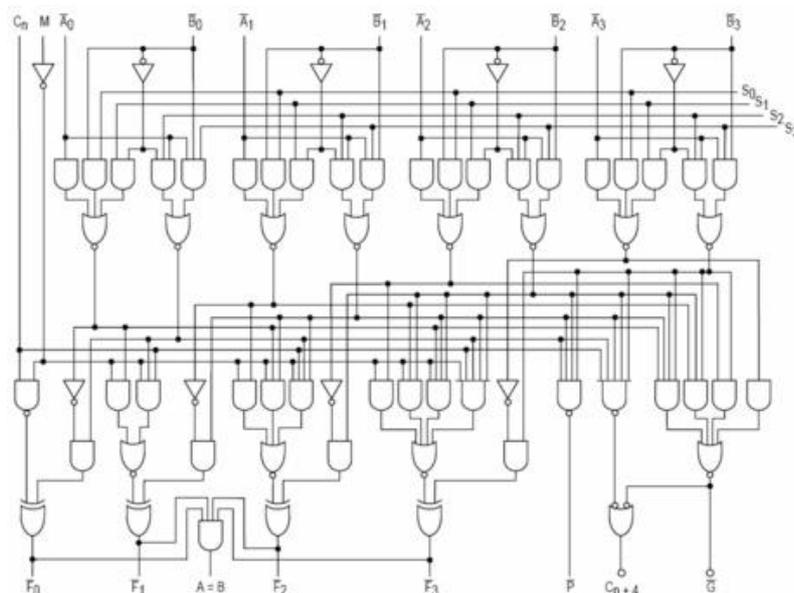
L'UAL 4 bits 74181 (TTL)

Voici, par exemple, une UAL qui fut très utilisée au moment où seuls les circuits intégrés TTL étaient disponibles : le 74181, une UAL de 4 bits. Ce circuit est destiné à être connecté en cascade avec d'autres pour traiter des entiers de taille supérieure à 4 bits. Il est à la base des UAL de l'Alto et dans de nombreux modèles de PDP-11 (16 bits).

Sa table de vérité décrivant quelle opération est accomplie suivant les valeurs des entrées M et S.

Fonction				M = 1	M = 0	
S3	S2	S1	S0	Opération logique	C _n = 0	C _n = 1
0	0	0	0	F = non A	F = A	F = A + 1
0	0	0	1	F = non (A ou B)	F = A ou B	F = (A ou B) + 1
0	0	1	0	F = (non A) et B	F = A ou (non B)	F = (A ou (non B)) + 1
0	0	1	1	F = 0	F = - 1	F = 0
0	1	0	0	F = non (A et B)	F = A + (A et (non B))	F = A + (A et (non B)) + 1
0	1	0	1	F = non B	F = (A ou B) + (A et (non B))	F = (A ou B) + (A et (non B)) + 1
0	1	1	0	F = A xor B	F = A - B - 1	F = A - B
0	1	1	1	F = A et (non B)	F = (A et (non B)) - 1	F = A et (non B)
1	0	0	0	F = (non A) ou B	F = A + (A et B)	F = (A + (A et B)) + 1
1	0	0	1	F = non (A xor B)	F = A + B	F = A + B + 1
1	0	1	0	F = B	F = (A ou (non B)) + (A et B)	F = A ou (non B) + (A et B) + 1
1	0	1	1	F = A et B	F = (A et B) - 1	F = A et B
1	1	0	0	F = 1	F = A + (A << 1)	F = A + A + 1
1	1	0	1	F = A ou (non B)	F = (A ou B) + A	F = (A ou B) + A + 1
1	1	1	0	F = A ou B	F = (A ou (non B)) + A	F = A (not B) plus A plus 1
1	1	1	1	F = A	F = A - 1	F = A

Le schéma de ce circuit est donné ci dessous.



Le schéma de l'UAL 4 bits 74181

TTL 74LS181

S_3	S_2	S_1	S_0	$M = 1, C_0 = 0$	$M = 0, C_0 = 0$
0	0	0	0	A	A moins 1
0	0	0	1	\overline{AB}	AB moins 1
0	0	1	0	$\overline{A+B}$	$A\overline{B}$ moins 1
0	0	1	1	1 logique	moins 1
0	1	0	0	$\overline{A+B}$	A plus $(A+\overline{B})$
0	1	0	1	\overline{B}	(AB) plus $(A+\overline{B})$
0	1	1	0	$A \oplus B$	A moins B moins 1
0	1	1	1	$A + \overline{B}$	$A + \overline{B}$
1	0	0	0	\overline{AB}	A plus $(A+B)$
1	0	0	1	$A \oplus B$	A plus B
1	0	1	0	B	$(A\overline{B})$ plus $(A+B)$
1	0	1	1	$A+B$	$A+B$
1	1	0	0	0 logique	A plus A
1	1	0	1	$A\overline{B}$	(AB) plus A
1	1	1	0	AB	$(A\overline{B})$ plus A
1	1	1	1	A	A

Exemple: le circuit xx382 le circuit xx382

Les entrées de commande $S_2 S_1 S_0$ permettent de sélectionner une opération parmi 8.

Opérations arithmétiques: A plus B, A moins B, B moins A

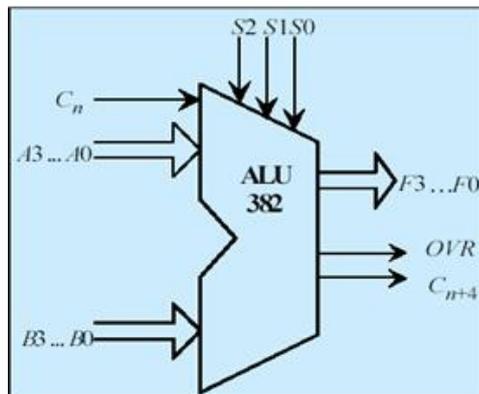
Opérations logiques: XOR(A, B), A ou B, A et B

Mise à 0 (Clear), Mise à 1 (Preset)

Opérandes: A et B sur 4 bits.

C_n : retenue entrante; C_{n+4} : retenue sortante

OVR (Overflow): indicateur de dépassement de capacité.



Mot d'état

- L'UAL fournit en plus du mot F résultat, un mot état
- Ce mot caractérise le résultat
- Parmi les bits du mot d'état, on trouve en particulier les bits :
 - Z (Zero) : Ce bit est à 1 quand tous les bits f_i sont à zéro.
 - N (Negative) : Ce bit est à 1 quand l'interprétation signée du mot F est négative.
 - C (Carry) : Le bit C à 1 indique que l'interprétation non signée du résultat est erronée du fait d'un dépassement de capacité.
 - V (oVerflow) : Le bit V à 1 indique que l'interprétation signée du résultat est erronée du fait d'un dépassement de capacité.

$$Z : Z = \overline{f_{n-1} + \dots + 1 + f_0}$$

$$N : N = f_{n-1}$$

$$C : C = C_n \oplus C_0 \text{ avec } C_0 \text{ retenue entrante du premier étage et } C_n \text{ retenue sortante du dernier étage}$$

$$V : V = C_{n-1} \oplus C_n \text{ avec } C_{n-1} \text{ et } C_n \text{ retenues respectivement entrante et sortante du dernier étage.}$$

- Les bits Z et N permettent de mettre en œuvre des comparaisons entre mots A et B .
- On demande à l'ALU d'effectuer la différence $A - B$.
- Le signe du résultat (bit N) permet de savoir si $A > B$ ou si $A \leq B$.
- Le bit Z permet de savoir si $A = B$.
- Le mot d'état peut contenir d'autres bits
- Par exemple un bit, donnant la parité du mot résultat
- ...

Exemple

A	0111	1110	0010	1001
non signé	7	14	2	9
signé	+7	-2	+2	-7
B	0011	0101	1000	0110
non signé	3	5	8	6
signé	+3	+5	-8	+6
$A + B$	1010	0011	1010	1111
non signé	10	3	10	15
signé	-6	+3	-6	-1
C	0	1	0	0
V	1	0	0	0
\overline{B}	1100	1010	0111	1001
$A + \overline{B} + 1$	0100	1001	1010	0100
non signé	4	9	10	4
signé	+4	-7	-6	+4
C	0	0	1	0
V	0	0	1	1



نجاحك يهمنا